

SOC 验证平台使用说明

日期： 2025.6

版本： v1.0

目录

1	概述	1
2	硬件平台	1
3	FPGA 代码编译和下载	2
4	MCU 软件编译和下载	2
4.1	软件安装	3
4.2	代码编译	3
4.3	调试设置	6

图目录

1	FPGA 开发板	1
2	vivado 工程文件	2
3	软件安装	3
4	设备选择	4
5	目标设置	5
6	链接设置	6
7	初始化设置	7

1 概述

对于数模混合芯片，为了验证算法的性能，通常需要将算法实现为数字电路。纯数字仿真（EDA Simulation）无法还原模拟电路的高精度非线性、噪声和动态特性。方案利用 MCU 运行真实算法，与真实模拟外设（功放、电源网络、传感器 AFE 等）直连验证。在验证充分的基础上，再将 C 代码转为 Verilog 代码。

为方便用户搭建基于软核 MCU 的验证平台，本文对基于常用的 Cortex M4F 的 MCU，搭建 FPGA 上可运行的 SOC 平台，进行说明。

2 硬件平台

FPGA 验证平台含一个 Xilinx XC7K350T，可运行 Cortex M4F 软核的网表，如下图所示。



图 1: FPGA 开发板

- 连接 xilinx jtag 下载线，并安装驱动。
- 连接 Jlink 下载器，并安装驱动。
- 连接 Jlink 和 MCU 的 SWD 调试口。

- GP3 和 Jlink RESETn 连接
- GP4 和 Jlink SWDCLK 连接
- GP5 和 Jlink SWDIO 连接
- JLINK 的 3.3V 和底板 J12 的 3.3V 连接
- JLINK 的 GND 和底板 J12 的 GND 连接

3 FPGA 代码编译和下载

安装 vivado2019，安装文件位于“D:\M4F\SOFTWARE”目录下，打开 xilinx 工程文件，编译生成 bit 文件。编译完成后，使用 vivado 的 hardware manager 将 bit 文件下载到 FPGA 中进行验证。

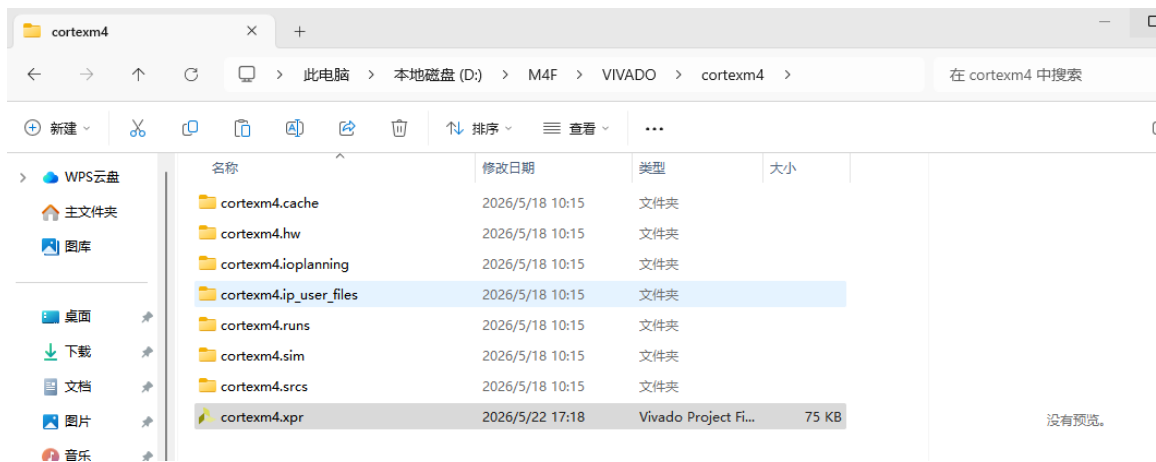


图 2: vivado 工程文件

4 MCU 软件编译和下载

采用 Cortex-M4F 架构的 MCU，具有以下特点：

- 32 位处理器，主频高达 200MHz，提供强大的计算能力，能够满足高速信号处理的需求。在 FPGA 平台上，Cortex-M4F 架构的 MCU 可以通过软核实现，可以达到 50MHz 以上的主频，满足算法验证的需求。
- 集成了浮点单元（FPU），支持单精度浮点运算，能够加速复杂算法的执行，提高系统性能。
- 片上含有 64KB 的 SRAM，提供足够的内存空间用于算法的运行和数据存储。

MCU 的 RAM 地址区间为 0x20000000 到 0x2000FFFF，大小为 64KB。MCU 的 ROM 地址区间为 0x00000000 到 0x0000FFFF，大小为 64KB。

软件采用 Keil MDK5 进行编译，可以直接通过 Jlink 下载代码至 MCU 的 RAM 进行验证。

- MDK 编译代码时，需要将 RO 空间指向 RAM，否则无法下载代码。
- 通过 Jlink 的调试功能，调试功能会自动通过 SWD 或 JTAG 接口将代码下载到 MCU 的 RAM 中，并启动执行。

4.1 软件安装

下载压缩包，并将解压后的文件放在 D 盘根目录下，路径为 D:\M4F。注意，一定放置于 D 盘根目录，否则 Xilinx 工程会有文件路径问题。

安装 Keil MDK5 软件，安装过程中需要选择适合的组件和工具链，确保能够支持 Cortex-M4F 架构的开发。安装完成后，可以创建新的项目，选择对应的 MCU 型号，并配置编译器和调试器的设置。依次安装 MDK-523.exe，MDK79525.exe，MDKCM525.exe，同时完成 License 安装。demo 工程位于“D:\M4F\mdk_prj\hello”目录下。

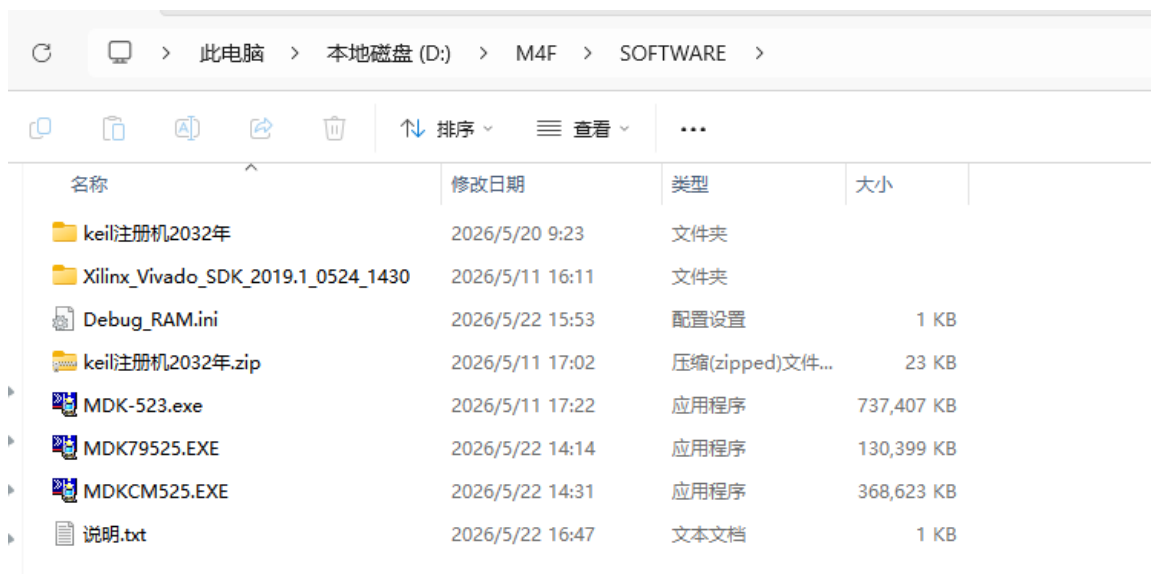


图 3: 软件安装

4.2 代码编译

确认 device 选择为 CortexM4f，带浮点处理器。

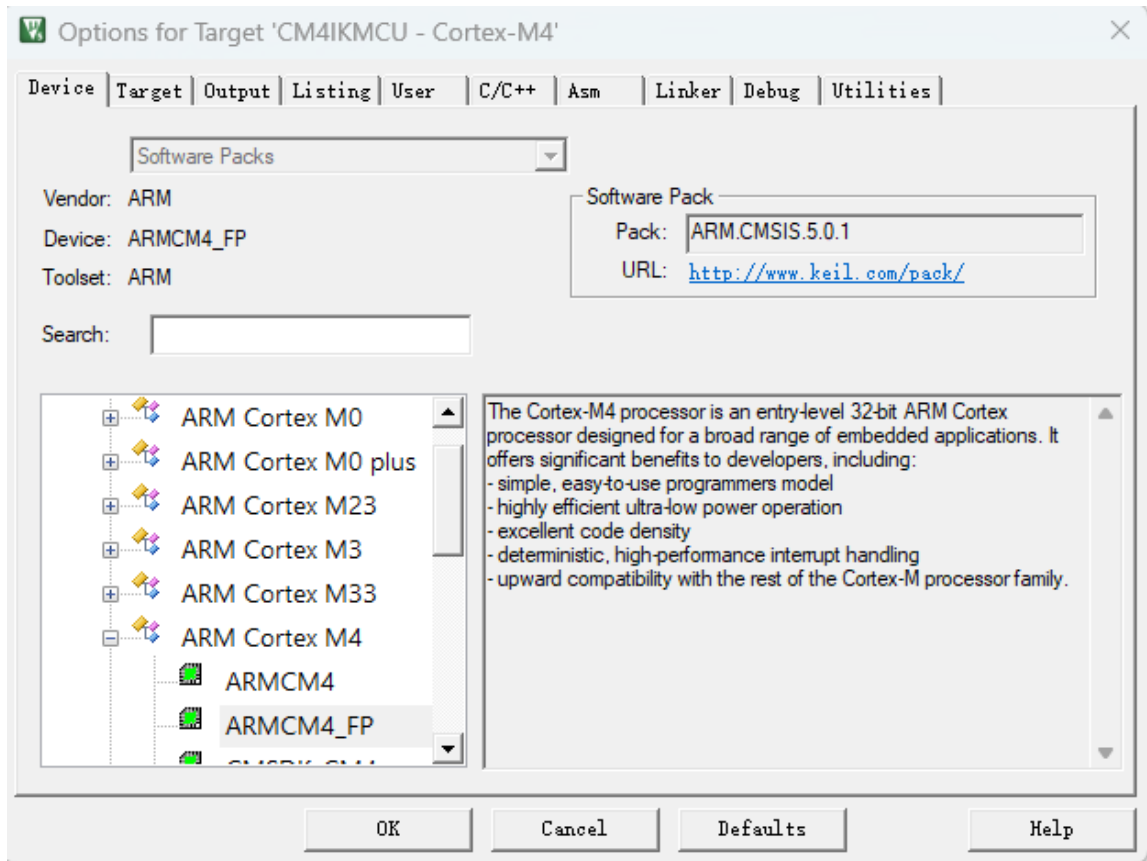


图 4: 设备选择

确认编译的 RAM 和 ROM 地址设置。ROM 起始为 0x00020000，长度为 32kB，RAM 起始为 0x20008000，长度为 32kB。芯片的 RAM 分为两部分，一部分用于存储程序代码，一部分用于存储数据，如图5所示。

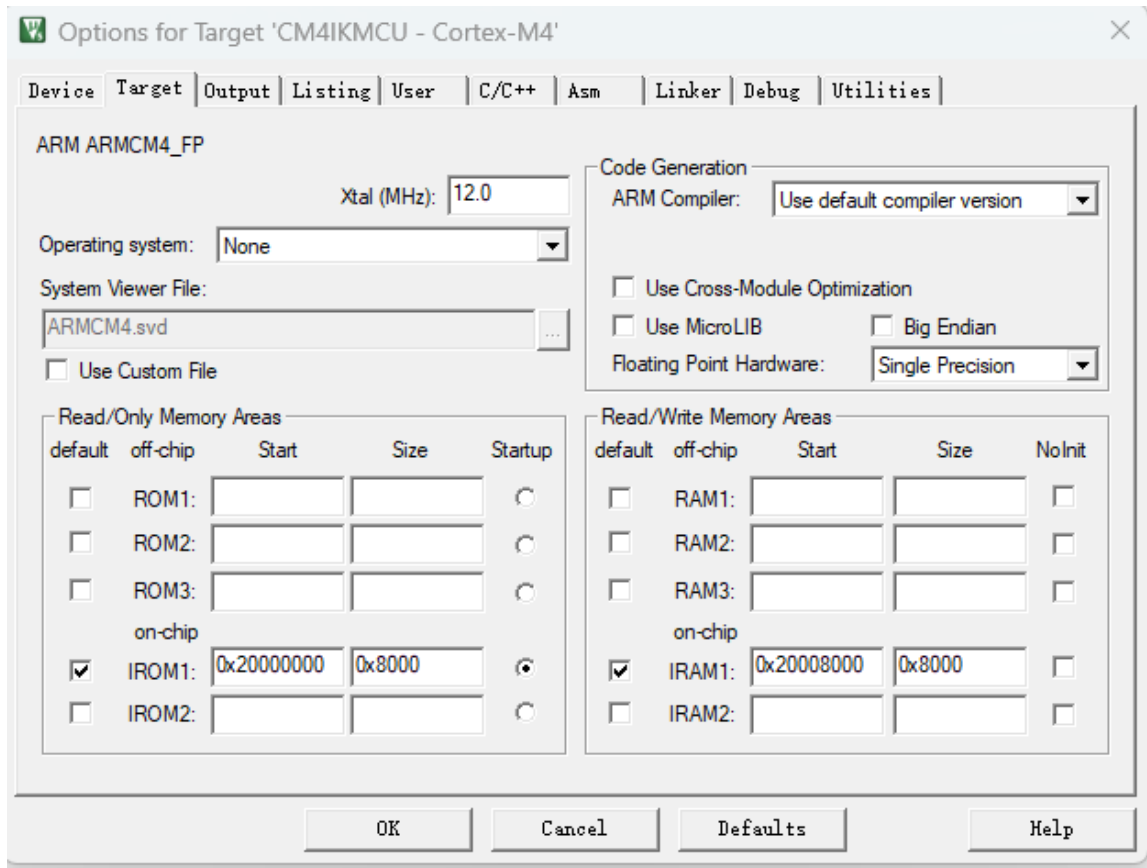


图 5: 目标设置

同时，设置 link 的选项，设置 ROM 和 RAM 的起始地址和长度。ROM 起始地址为 0x00020000，长度为 32kB；RAM 起始地址为 0x20008000，长度为 32kB。这些设置确保了程序代码和数据能够正确地存储在芯片的内存中，如图6所示。

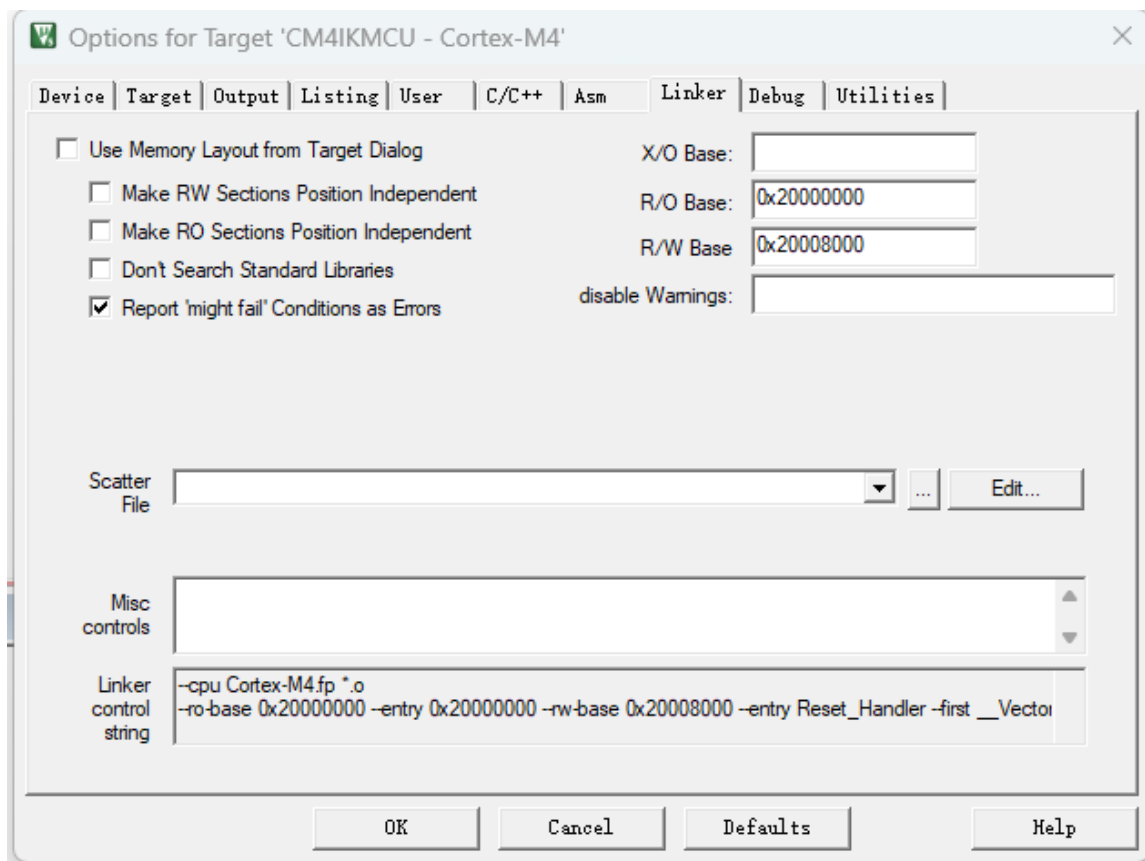


图 6: 链接设置

设置芯片 flash 烧写选项。设计上，芯片不需要烧写 lash (FPGA 内部也没有 flash)。确认 Program Algorithm 为空，同时不要勾选 program 相关选项。

4.3 调试设置

设置调试选项，选择 Jlink 作为调试器，接口选择 SWD，时钟频率设置为 4000kHz。确认调试器的连接设置正确，以确保能够成功连接到 MCU 进行调试。不要勾选 download to flash 这些选项。注意，采用 SWD 接口时，需要将 Jlink 的 Reset 和 MCU 的 PORn 相连，保证下载代码之后，可以正确复位 MCU。

设置 Initialization File, 设置 PC 指针等选项，然后启动调试。Initialization File 位于“D:\M4F\SOFTWARE”目录下，如图7所示。

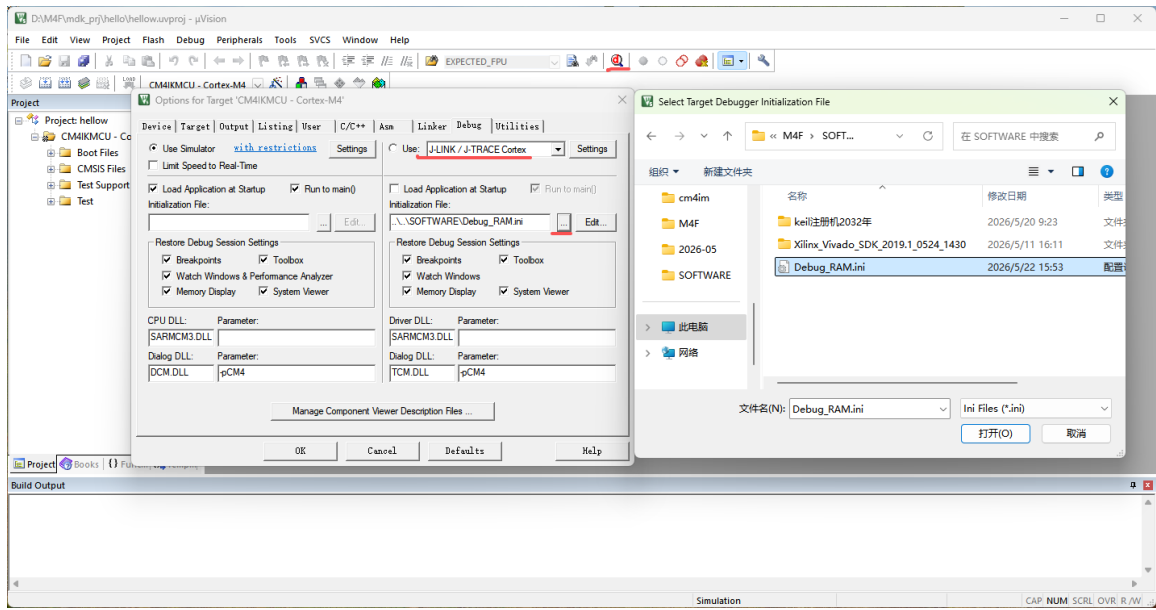


图 7: 初始化设置